乐升半导体
LEVETOP

LT779B

32Bit 屏控 MCU 芯片

32Bit MCU with TFT Display Controller

规格书

V1.1

www.levetop.cn
Levetop Semiconductor Co., Ltd.

版别紀錄

版 别	发 布 日 期	改 版 说 明
V1.0	2025/11/20	● LT779B Preliminary Release
V1.1	2026/11/06	● 增加 6.2 节：IO 口资源

版权说明

本文件之版权属于乐升半导体所有，若需要复制或复印请事先得到乐升半导体的许可。本文件记载之信息虽然都有经过校对，但是乐升半导体对文件使用说明的规格不承担任何责任，文件内提到的应用程序仅用于参考，乐升半导体不保证此类应用程序不需要进一步修改。乐升半导体保留在不事先通知的情况下更改其产品规格或文件的权利。有关最新产品信息，请访问我们的网站 Http://www.levetop.cn 。

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

目　录

版别紀錄 2
版权说明 2
目　录 3
图附录 4
表附录 4
1. 芯片介绍 5
2. 内部方块图 5
3. 系统应用方块图 6
4. 功能简介 8
5. 芯片脚位图 11
6. 引脚信号说明 12
6.1 信号特性 12
6.2 IO 口资源 18
7. 内存与寄存器配置 19
7.1 简要说明 19
7.2 地址配置图 19
8. 电气特性 23
8.1 极限参数 23
8.2 DC 电气参数 23
8.3 ESD 保护规格 25
9. 封装信息 26
9.1 LT779B (QFN-88pin) 26
9.2 LT779B PCB 板布局建议 27
10.原理图 28

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

图附录

图 2-1：LT779B 内部方块图.....5
图 3-1：LT779B 设置在系统主板上.....6
图 5-1：LT779B 引脚图（QFN-88Pin）.....11
图 9-1：QFN-88Pin 外观尺寸图.....26
图 9-2：LT779B 底部焊盘 PCB 的设计建议-1.....27
图 9-3：LT779B 底部焊盘 PCB 的设计建议-2.....27
图 10-1：LT779B 参考原理图.....28

表附录

表 3-1：内部模块说明.....6
表 6-1：信号特性说明.....12
表 6-2：LT779B IO 口资源数量表.....18
表 7-1：存储器地址配置图.....19
表 7-2：寄存器地址的配置图.....20
表 8-1：电气极限参数表.....23
表 8-2：IO 电气参数表(3.3V).....23
表 8-3：电源电压特性.....24
表 8-4：电源电流特性.....24
表 8-5：芯片时间特性.....24
表 8-6：ESD 保护规格.....25
表 9-1：QFN-88Pin 尺寸参数.....26

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

1. 芯片介绍



LT779B 一款 32bit 高效能带图形处理的 TFT LCD 屏显控制 MCU 芯片。内部包含一高效能的 32bit MCU、TFT-LCD 图形处理器、各式常用模块，及各种通用接口，主要用在带有 TFT LCD 显示屏的产品上，尤其用在需要透过 USB、串口或是 Can bus 通讯进行显示控制的应用，LT779B 支持的显示分辨率由 480*272（QVGA）到 1280*800（XGA），16/24bits 的 RGB 接口 TFT LCD 显示屏。

LT779B 内部的 MCU 主频最高可达 500MHz，含有 64KB SRAM、16MB 显示内存，并结合 JPG 解码器、PNG 解码器、2D 图形加速显示器、DMA 数据读取、与高速 QSPI Flash 接口，可以快速读取储存在外部 QSPI Flash 的图片、动画、字库等信息，具有良好的图形处理及显示效能。LT779B 还提供多组的 SCI（Uart）接口可以连接如蓝牙模块、WiFi 模块等组件，也提供 CanBus、I2C、模拟输入 AIN、PWM 及 INT 中断等接口，还自带 RTC 时钟，让图形显示的应用更具有灵活性。LT779B 作为一个带 TFT-LCD 控制器的主控 MCU，它的显示功能非常适合用在 1280*800 分辨率以下带 TFT-LCD 屏的电子产品上，或用来取代原单色屏产品，提升产品达到智能化显示信息、增加产品质感、档次。LT779B 强大的处理速度及显示功能非常适合用在各式智能家电、汽车仪表盘、摩托车面板、多功能事务机、工业控制、电子仪器、医疗美容设备、检测设备、充电设备、逆变器、UPS 等电源设备、音响设备、及带屏智能音箱、机器人、电脑副屏等产品。

2. 内部方块图

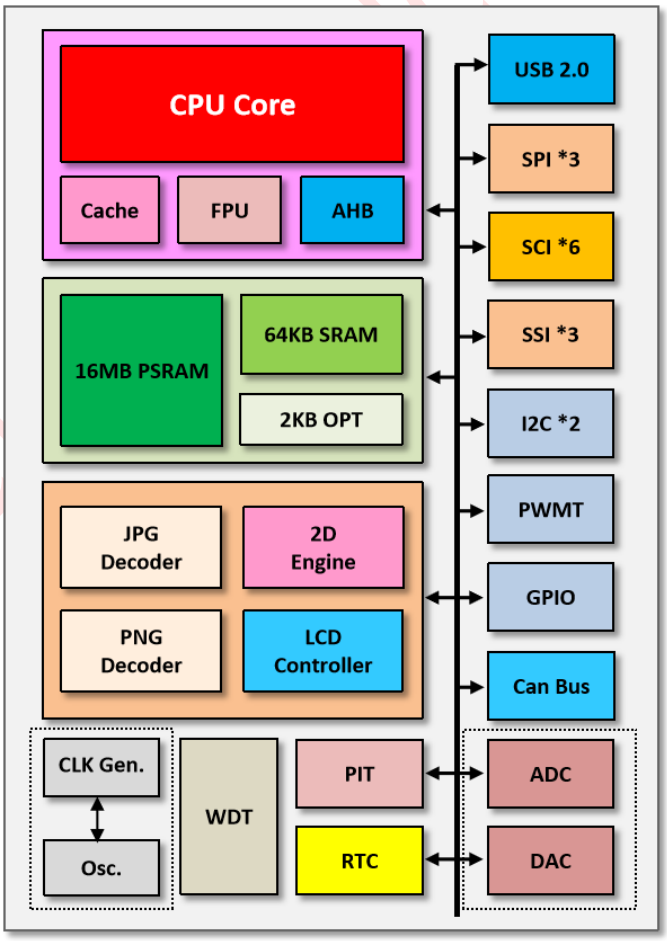

图 2-1：LT779B 内部方块图

© Levetop Semiconductor Co., Ltd.

3. 系统应用方块图

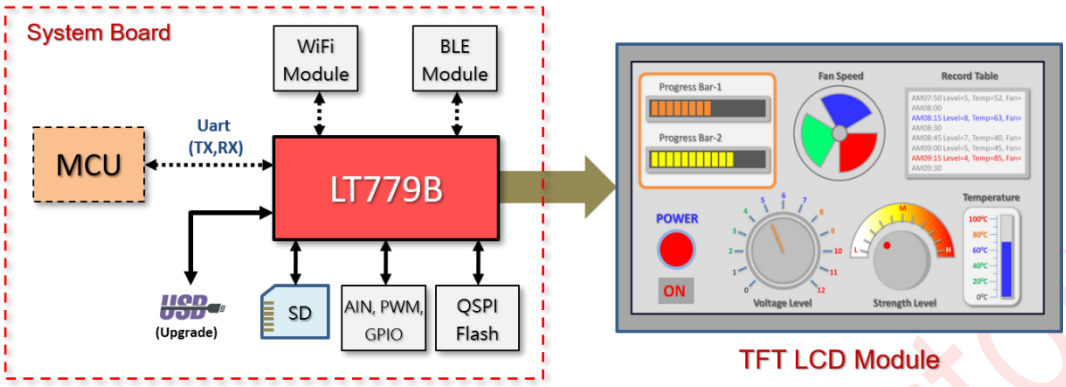

图 3-1：LT779B 设置在系统主板上

表 3-1：内部模块说明

产品组成	名称	说明
CPU	32Bit M7 Like	■ 工作频率 500MHZ
	FPU	■ 支持单精度浮点单元
	Cache	■ I-Cache 32KB，D-Cache 64KB
	DMAC*3	■ 两路 AHB DMA ■ 一路 AXI DMA
	Timer	■ 计时器（PIT*2） ■ 看门狗（WDT / TC*3）
	时钟和复位	■ 500MHZ 和 8MHz 振荡器 ■ 系统时钟支持 2/3/4/5 等奇偶分频 ■ 3 路 PLL
Memory	ROM	■ 32KByte
	SRAM	■ 64KByte
	OTP	■ 2KByte
	PSRAM	■ 16Mbyte，支持 16 位数据接口
图像处理与显示	JPEG	■ 支持最大分辨率 1280*1280 ■ 支持 RGB565 / RGB888x / RGB888 格式
	PNG	■ 支持最大分辨率 1280*1280 ■ 支持 PNG8 / PNG24 / PNG32
	DMA2D	■ 2D Graphics Engine，支持任意角度旋转 ■ 支持镜像变换
	LCDC	■ 最高性能：1280*800 @60fps，800*1280 @60fps ■ 支持两个输入图层和图层混合输出 ■ 输出格式支持：RGB565，RGB888

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

产品组成	名称	说明
模快与接口	USB2.0 Host/Device	■ 支持 HS/FS 模式/支持 8 个端点 ■ 支持 Host 和 Device 两种模式
	SSI*3	■ 仅支持主模式 ■ 支持 XIP 模式
	SPI*3	■ 支持主从模式 / IO 可复用为 GPIO ■ 端口最高速率 20Mbps
	UART*6	■ IO 可复用为 GPIO ■ 支持 16byte 的 FIFO
	I2C*2	■ 支持主从模式 / IO 可复用为 GPIO ■ 可使用软件选项在标准/快速模式和高速模式之间切换。
	PWMT*3	■ 12 路可独立配置引脚
	CAN*2	■ CAN 协议 2.0B
	EPORT*10	■ 80 个 GPIO 支持边沿检测和电平检测
	I2S*2	■ 支持主从模式
	ADC	■ 6/8/10/12bit
	DAC	■ 8/12bit
	RTC	■ 支持闹钟设置

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

4. 功能简介

MCU Core

- 32 位 CPU 内核
- 支持单精度浮点单元（FPU）
- 存储器保护单元 MPU
- 外部总线支持 8bit、16bit、32bit 访问
- 支持 SWD
- 嵌套矢量中断控制器（NVIC）：低延迟、低抖动中断响应
- 支持 Icache 32KB、Dcache 64KB

内存

- 32KB ROM, 2KB OPT
- 16MB PSRAM（支持 x8、x16 数据位宽及 DTR 双沿数据传输）
- 64KB SRAM

图像硬件解码器（JPEG）

- 基于 DCT 的顺序基准流程
- 最少支持 2 个 DC/AC Huffman 表，最多支持 4 个 DC/AC Huffman 表（两个 DC 两个 AC）
- 最少支持 2 个量化表，最多支持 4 个量化表
- 支持 4096*4096 像素
- 支持 YUV444/422/420/400 Image 解码
- 交错式（3 个组件）
- 非交错式（1 个组件）
- 图像输出格式
  - YUV420/422/444（不支持下采样）
  - RGB565、XRGB8888、ARGB888
  - BW（8 位灰度）
- 支持 YUV2RGB 转 YUV Planar 和 YUV Semi-Planar 格式输出
- 重启间隔解码 RST Iinterval Marker
- 帧结束中断
- 解码错误中断
- 支持抖色 (Dithering)：降低 RGB565 产生的色彩断层现象
- 支持通道交换（RGB Swap）
- 等效性能 1024*1024 @200fps（最大分辨率 4096*4096）

图像硬件解码器（PNG）

- 支持 PNG8、PNG24、PNG32
- PNG8 支持以索引值输出（最终由 DE 查索引表得到颜色值）
- 支持 png 标准 5 种 Filter（None、Sub、Up、Average、Paeth
- 支持标准的 zlib，LZ77 最大窗口为 32K
- 支持最大分辨率 1280*1280
- 功能模块：
  - Bits 读取模块
  - Huffman 解码
  - LZ77 Dec 模块
  - PNG DeFilter 模块
- 等效性能 1024*1024 @200fps（最大分辨率 1280*1280）
- 输出 formats: XRGB888（AHB 不支持）、RGB565、ARGB888

DMA 接口

- 2 路 AHB DMA，1 路 AXI DMA
- 支持传输长度可配置
- 支持读写地址可以配置
- 支持 Memory-to-Memory，Memory-to-Peripheral，Peripheral-to-Memory 以及 Peripheral-to-Peripheral 四种传输类型可配置
- 通过使用链表来支持 Scatter or Gather

DMA2D

- 用户可编程的工作区域大小
- 用户可编程的来源和目标区域的偏移
- 用户可编程的整个内存空间上的来源和目的地址
- 最多支持 2 个带混合操作的图源
- 支持高低字节转换（RG GB → GB RG）
- 可以直接访问 SSI XIP 地址空间
- Burst 开关和长度可配置
- 支持 90/180/270 度固定角度旋转
- 支持任意角度旋转
- 支持镜像变换

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

PIT 定时器

- 两路 PIT 可编程定时器
- 32 位定时器

异步定时器（Timer）

- 128KHZ 独立时钟源
- 16 位计数器
- 预分频支持 0.125~16mS

LCD 控制模块

- 最高性能：1280*800 @60fps，800*1280 @60fps,
- 支持两个输入图层，能够进行图层混合输出；
- 输入图层数据格式支持：RGB565、RGB888、ARGB888、L8
- 输出格式支持：RGB565、RGB888
- 支持 Gamma 矫正
- 支持调色板输出（24 位 CLUT）
- 支持大小端数据输出
- 支持误差扩散 Dither（RGB888 → RGB565）
- 支持色键
- I8080 MCU 屏接口，支持 DMA 操作

SPI 接口

- 三路 SPI 接口
- 支持主、从模式
- 支持极性和相位可编程的串行通信时钟
- 支持从模式选择输出
- 支持中断请求

SSI 接口

- 三路 SSI 接口
- 串行主机，可以和串行从机通讯
- 可配置的串行帧格式：1）摩托罗拉模式，2）TI 模式，3）MicroWire 模式
- 使用握手信号发起总线式 DMA 的数据传输请求
- 支持单线、2 线、4 线模式
- 可外接四线 Nor Flash。

USB2.0 接口

- 兼容 USB2.0 Host/Device 协议
- 最高速率 480Mbps 工作模式

PWMT

- 三路 PWMT
- 32 位自动重载计数器
- 4 个独立通道
- 支持输入捕获，输出比较

SCI（UART）串行通信接口

- 六路串行通信接口
- 全双工操作
- 波特率可灵活配置
- 发送和接收可独立控制
- 支持帧接收错误检测
- 硬件奇偶检测
- 支持灵活的标志位中断请求（如传输数据寄存器空、传输完成、接收数据寄存器满等）
- 支持硬件流控

Can bus 控制器

- CAN 协议 2.0B 版本的完整实现
  - 标准数据帧和远程帧
  - 扩展数据帧和远程帧
  - 0-8byte 数据长度
  - 编程比特率可达 1Mbit/s
  - 内容相关的地址编码
- MB 数量可配（最多 64 个）
- 每个 MB 都可作 Rx 或 Tx，并都支持标准和扩展的消息格式
- 每个 MB 都有单独的掩码寄存器
- 包括 1056bytes 的 SRAM 用于 MB 存储
- 包括 256bytes 的 SRAM 用于 Rx 掩码寄存器

I2C 接口

- 支持主从模式
- 兼容 I2C 2.1 总线标准，支持高速模式
- 支持 7 位以及 10 位地址模式

EPORT 接口

- 支持低电平中断
- 支持边沿中断（上升沿、下降沿或两者可配置）
- 可复用成 GPIO

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

ADC

- 一组 ADC
- 支持 6bit、8bit、10bit、12bit 分辨率
- 可编程采样周期
- 支持 14 个采样 Channel

DAC

- 一组 DAC
- 支持 8bit、12bit 分辨率
- 1 个普通 Channel

RTC（实时时钟）

- 处于电池电源域（备份电源域），电池和主电源域同时供电情况下，主电源域掉电后，RTC 保持正常工作
- 支持闹钟设置

WDT 定时器

- 提供跳出软件死循环或系统锁死的功能

复位控制器

- 内部上电复位（POR）
- 外部复位（RESET 管脚）
- 软件复位
- 看门狗定时器复位
- 低电平检测复位（LVD）
- 高低频率检测复位（HFD/LFD）
- 软件可读状态标志表明上次复位的中断源

电源供应

- VDD 电压：3.3V +/- 0.3V
- 内建 1.1V / 1.8V LDO

封装型式

- QFN-88Pin（10*10mm^2）封装

工作温度

- -40℃~85℃

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

5. 芯片脚位图

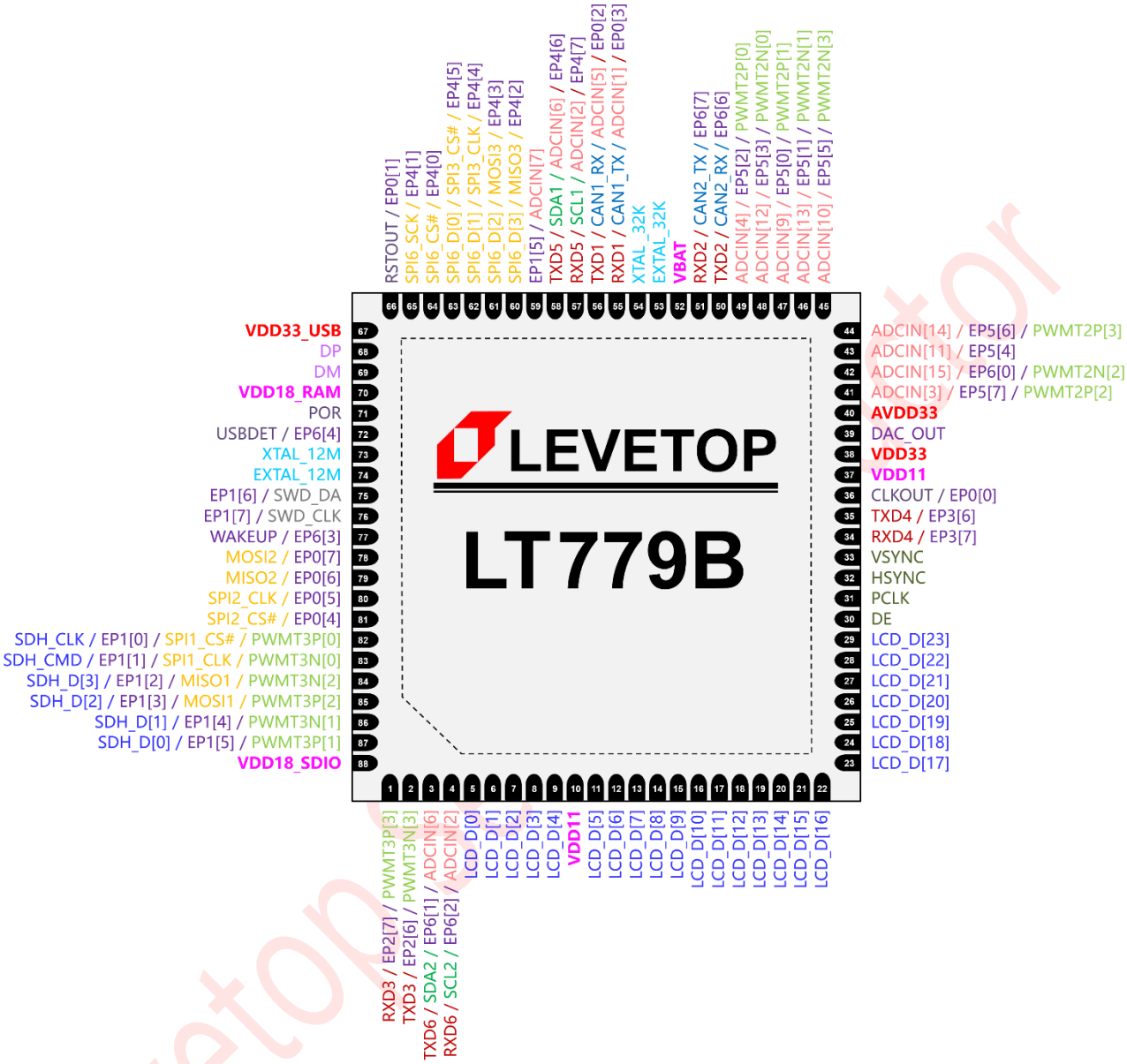

图 5-1：LT779B 引脚图（QFN-88Pin）

© Levetop Semiconductor Co., Ltd.

6. 引脚信号说明

6.1 信号特性

表 6-1：信号特性说明

引脚名称	复用信号	脚位 (QFN88)	管脚类型	输出方式	默认状态
LCD Interface					
LCD_D[0]	SSISLV_SS/SSI5_SS/PWMT1P[0]/EP7[0]	5	I/O	ST/OD	OH
LCD_D[1]	SSISLV_SCK/SSI5_SCK/PWMT1N[0]/EP7[1]	6	I/O	ST/OD	OL
LCD_D[2]	SSISLV[0] / SSI5[0]/ PWMT1P[1]/ EP7[2]	7	I/O	ST/OD	OL
LCD_D[3]	I8080_D[0]/ EP7[3]	8	I/O	ST/OD	OL
LCD_D[4]	I8080_D[1]/ EP7[4]	9	I/O	ST/OD	OL
LCD_D[5]	I8080_D[2]/ EP7[5]	11	I/O	ST/OD	OL
LCD_D[6]	I8080_D[3]/ EP7[6]	12	I/O	ST/OD	OL
LCD_D[7]	I8080_D[4]/ EP7[7]	13	I/O	ST/OD	OL
LCD_D[8]	SSISLV[1] / SSI5[1]/ PWMT1N[1]/ EP8[0]	14	I/O	ST/OD	OL
LCD_D[9]	SSISLV[2] / SSI5[2]/ PWMT1P[2]/ EP8[1]	15	I/O	ST/OD	OL
LCD_D[10]	I8080_D[5]/ EP8[2]	16	I/O	ST/OD	OL
LCD_D[11]	I8080_D[6]/ EP8[3]	17	I/O	ST/OD	OL
LCD_D[12]	I8080_D[7]/ EP3[2]	18	I/O	ST/OD	OL
LCD_D[13]	I8080_D[8]/ EP3[3]	19	I/O	ST/OD	OL
LCD_D[14]	I8080_D[9]/ EP3[4]	20	I/O	ST/OD	OL
LCD_D[15]	I8080_D[10]/ EP3[5]	21	I/O	ST/OD	OL
LCD_D[16]	SSISLV[3] / SSI5[3]/ PWMT1N[2]/ EP9[0]	22	I/O	ST/OD	OL
LCD_D[17]	EP9[1]/ PWMT1P[3]	23	I/O	ST/OD	OL
LCD_D[18]	LCD_CLD[18]/ PWMT1N[3]/ EP9[2]	24	I/O	ST/OD	OL
LCD_D[19]	I8080_D[11]/ EP9[3]	25	I/O	ST/OD	OL
LCD_D[20]	I8080_D[12]/ EP9[4]	26	I/O	ST/OD	OL
LCD_D[21]	I8080_D[13]/ EP9[5]	27	I/O	ST/OD	OL
LCD_D[22]	I8080_D[14]/ EP9[6]	28	I/O	ST/OD	OL
LCD_D[23]	I8080_D[15]/ EP9[7]	29	I/O	ST/OD	OL
VSYNC	I8080_WR/ EP8[4]	33	I/O	ST/OD	OL
HSYNC	I8080_RD/ EP6[5]	32	I/O	ST/OD	OL
PCLK	I8080_CS/ EP3[0]	31	I/O	ST/OD	OL
DE	I8080_RS/ EP3[1]	30	I/O	ST/OD	OL
Uart Interface					
TXD1	CAN1_RX/ ADC_IN[5]/ EP0[2]	56	I/O	ST/OD	OH
RXD1	CAN1_TX/ ADC_IN[1]/ EP0[3]	55	I/O	ST/OD	IPU

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

引脚名称	复用信号	脚位 (QFN88)	管脚类型	输出方式	默认状态
TXD2	CAN2_RX/ EP6[6]	50	I/O	ST/OD	I
RXD2	CAN2_TX/ EP6[7]	51	I/O	ST/OD	I
TXD3	PWMT3N[3]/ EP2[6]	2	I/O	ST/OD	OH
RXD3	PWMT3P[3]/ EP2[7]	1	I/O	ST/OD	IPU
TXD4	EP3[6]	35	I/O	ST/OD	OH
RXD4	EP3[7]	34	I/O	ST/OD	IPU
TXD5	SDA1/ ADC_IN[6]/ PWMT3_BRK/ SDH_DET/ EP4[6]	58	I/O	ST/OD	OH
RXD5	SCL1/ ADC_IN[2]/ PWMT3_ETR/ SDH_WPRT/ EP4[7]	57	I/O	ST/OD	IPU
TXD6	SDA2/ SDH_CARD_INIT/ EP6[1]	3	I/O	ST/OD	IPU
RXD6	SCL2/ SDH_RSTN/ EP6[2]	4	I/O	ST/OD	IPU
Canbus Interface					
CAN1_TX	ADC_IN[1]/ EP0[3]	55	I/O	ST/OD	IPU
CAN1_RX	ADC_IN[5]/ EP0[2]	56	I/O	ST/OD	OH
CAN2_TX	EP6[7]	51	I/O	ST/OD	I
CAN2_RX	EP6[6]	50	I/O	ST/OD	I
Edge Port					
EP0[0]	PWMT2_ETR	36	I/O	ST/OD	O
EP0[1]	PWMT2_BRK	66	I/O	ST/OD	OL
EP0[2]	CAN1_RX/ ADC_IN[5]	56	I/O	ST/OD	OH
EP0[3]	CAN1_TX/ ADC_IN[1]	55	I/O	ST/OD	IPU
EP0[4]	SDH_DAT[4]	81	I/O	ST/OD	IPU
EP0[5]	SDH_DAT[5]	80	I/O	ST/OD	IPU
EP0[6]	SDH_DAT[6]	79	I/O	ST/OD	IPU
EP0[7]	SDH_DAT[7]	78	I/O	ST/OD	IPU
EP1[0]	SS1/ PWMT3P[0]/ SCI2_CTS	82	I/O	ST/OD	OL
EP1[1]	SCK1/ PWMT3N[0]/ SCI2_RTS	83	I/O	ST/OD	OL
EP1[2]	MISO1/ PWMT3N[2]/ SCI1_CTS	84	I/O	ST/OD	OL
EP1[3]	MOSI1/ PWMT3P[2]/ SCI1_RTS	85	I/O	ST/OD	OL
EP1[4]	PWMT3N[1]	86	I/O	ST/OD	OL
EP1[5]	PWMT3P[1]	87	I/O	ST/OD	OL
EP1[5]	ADC_IN[7]	59	I/O	ST/OD	OH
EP1[6]	SWD_DATA/ SCI3_RTS	75	I/O	ST/OD	IPU
EP1[7]	SWD_CLK/ SCI3_CTS	76	I/O	ST/OD	IPU
EP2[6]	PWMT3N[3]	2	I/O	ST/OD	OH

© Levetop Semiconductor Co., Ltd.

引脚名称	复用信号	脚位 (QFN88)	管脚类型	输出方式	默认状态
EP2[7]	PWMT3P[3]	1	I/O	ST/OD	IPU
EP3[6]	EP3[6]	35	I/O	ST/OD	OH
EP3[7]	EP3[7]	34	I/O	ST/OD	IPU
EP4[0]	EP4[0]	64	I/O	ST/OD	OH
EP4[1]	EP4[1]	65	I/O	ST/OD	OL
EP4[2]	MISO3	60	I/O	ST/OD	OL
EP4[3]	MOSI3	61	I/O	ST/OD	OL
EP4[4]	SCK3	62	I/O	ST/OD	OL
EP4[5]	SS3	63	I/O	ST/OD	OL
EP4[6]	SDA1/ ADC_IN[6]/ PWMT3_BRK/ SDH_DET	58	I/O	ST/OD	OH
EP4[7]	SCL1/ ADC_IN[2]/ PWMT3_ETR/ SDH_WPRT	57	I/O	ST/OD	IPU
EP5[0]	SD_I2S2/ ADC_IN[9]/ PWMT2P[1]	47	I/O	ST/OD	IPU
EP5[1]	LRCK_I2S2/ ADC_IN[13]/ PWMT2N[1]	46	I/O	ST/OD	IPU
EP5[2]	SCLK_I2S1/ ADC_IN[4]/ PWMT2P[0]	49	I/O	ST/OD	OL
EP5[3]	MCLK_I2S1/ ADC_IN[12]/ PWMT2N[0]	48	I/O	ST/OD	OL
EP5[4]	MCLK_I2S2/ ADC_IN[11]	43	I/O	ST/OD	IPU
EP5[5]	ADC_IN[10]/ PWMT2N[3]	45	I/O	ST/OD	IPU
EP5[6]	SD_I2S1/ ADC_IN[14]/ PWMT2P[3]	44	I/O	ST/OD	OL
EP5[7]	LRCK_I2S1/ ADC_IN[3]/ PWMT2P[2]	41	I/O	ST/OD	IPU
EP6[0]	SCLK_I2S2/ ADC_IN[15]/ PWMT2N[2]	42	I/O	ST/OD	IPU
EP6[1]	SDA2/ SDH_CARD_INIT	3	I/O	ST/OD	IPU
EP6[2]	SCL2/ SDH_RSTN	4	I/O	ST/OD	IPU
EP6[3]	PWMT1_ETR	77	I/O	ST/OD	I PD
EP6[4]	PWMT1_BRK	72	I/O	ST/OD	OL
EP6[6]	CAN2_RX	50	I/O	ST/OD	I
EP6[7]	CAN2_TX	51	I/O	ST/OD	I
I2C Interface					
SDA1	ADC_IN[6]/ PWMT3_BRK/ SDH_DET/ EP4[6]	58	I/O	ST/OD	OH
SCL1	ADC_IN[2]/ PWMT3_ETR/ SDH_WPRT/ EP4[7]	57	I/O	ST/OD	IPU
SDA2	SDH_CARD_INIT/ EP6[1]	3	I/O	ST/OD	IPU
SCL2	SDH_RSTN/ EP6[2]	4	I/O	ST/OD	IPU
PWMT Interface					
PWMT2P[0]	SCLK_I2S1/ ADC_IN[4]/ EP5[2]	49	I/O	ST/OD	OL
PWMT2N[0]	MCLK_I2S1/ ADC_IN[12]/ EP5[3]	48	I/O	ST/OD	OL
PWMT2P[1]	SD_I2S2/ ADC_IN[9]/ EP5[0]	47	I/O	ST/OD	IPU

© Levetop Semiconductor Co., Ltd.

引脚名称	复用信号	脚位 (QFN88)	管脚类型	输出方式	默认状态
PWMT2N[1]	LRCK_I2S2/ ADC_IN[13]/ EP5[1]	46	I/O	ST/OD	IPU
PWMT2P[2]	LRCK_I2S1/ ADC_IN[3] / EP5[7]	41	I/O	ST/OD	IPU
PWMT2N[2]	SCLK_I2S2/ ADC_IN[15] / EP6[0]	42	I/O	ST/OD	IPU
PWMT2P[3]	SD_I2S1/ ADC_IN[14]/ EP5[6]	44	I/O	ST/OD	OL
PWMT2N[3]	ADC_IN[10]/ EP5[5]	45	I/O	ST/OD	IPU
PWMT3P[0]	SS1/ SCI2_CTS/ EP1[0]	82	I/O	ST/OD	OL
PWMT3N[0]	SCK1/ SCI2_RTS/ EP1[1]	83	I/O	ST/OD	OL
PWMT3P[1]	EP1[5]	87	I/O	ST/OD	OL
PWMT3N[1]	EP1[4]	86	I/O	ST/OD	OL
PWMT3P[2]	MOSI1/ SCI1_RTS/ EP1[3]	85	I/O	ST/OD	OL
PWMT3N[2]	MISO1/ SCI1_CTS/ EP1[2]	84	I/O	ST/OD	OL
PWMT3P[3]	EP2[7]	1	I/O	ST/OD	IPU
PWMT3N[3]	EP2[6]	2	I/O	ST/OD	OH
SD Host Interface					
SDH_D[0]	PWMT3P[1]/ EP1[5]	87	I/O	ST/OD	OL
SDH_D[1]	PWMT3N[1]/ EP1[4]	86	I/O	ST/OD	OL
SDH_D[2]	MOSI1/ PWMT3P[2]/ SCI1_RTS/ EP1[3]	85	I/O	ST/OD	OL
SDH_D[3]	MISO1/ PWMT3N[2]/ SCI1_CTS/ EP1[2]	84	I/O	ST/OD	OL
SDH_CMD	SCK1/ PWMT3N[0]/ SCI2_RTS/ EP1[1]	83	I/O	ST/OD	OL
SDH_CLK	SS1/ PWMT3P[0]/ SCI2_CTS/ EP1[0]	82	I/O	ST/OD	OL
SPI / QSPI Interface					
SPI1_CLK	PWMT3N[0]/ SCI2_RTS/ EP1[1]	83	I/O	ST/OD	OL
SPI1_CS#	PWMT3P[0]/ SCI2_CTS/ EP1[0]	82	I/O	ST/OD	OL
MOSI1	PWMT3P[2]/ SCI1_RTS/ EP1[3]	85	I/O	ST/OD	OL
MISO1	PWMT3N[2]/ SCI1_CTS/ EP1[2]	84	I/O	ST/OD	OL
SPI2_CLK	SDH_DAT[5]/ EP0[5]/	80	I/O	ST/OD	IPU
SPI2_CS#	SDH_DAT[4]/ EP0[4]/	81	I/O	ST/OD	IPU
MOSI2	SDH_DAT[7]/ EP0[7]/	78	I/O	ST/OD	IPU
MISO2	SDH_DAT[6]/ EP0[6]/	79	I/O	ST/OD	IPU
SPI6_SCK	EP4[1]	65	I/O	ST/OD	OL
SPI6_CS#	EP4[0]	64	I/O	ST/OD	OH
SPI6_D[0]	SPI3 CS#/ EP4[5]	63	I/O	ST/OD	OL
SPI6_D[1]	SPI3 CLK/ EP4[4]	62	I/O	ST/OD	OL
SPI6_D[2]	MOSI3/ EP4[3]	61	I/O	ST/OD	OL
SPI6_D[3]	MISO3/ EP4[2]	60	I/O	ST/OD	OL

© Levetop Semiconductor Co., Ltd.

引脚名称	复用信号	脚位 (QFN88)	管脚类型	输出方式	默认状态
SWD Interface					
SWD_DA	SCI3_RTS	75	I/O	ST/OD	IPU
SWD_CLK	SCI3_CTS	76	I/O	ST/OD	IPU
Clock Interface					
XTAL_12M	-	73	A	-	O
EXTAL_12M	-	74	A	-	I
XTAL_32K	-	54	A	-	I
EXTAL_32K	-	53	A	-	O
CLKOUT	PWMT2_ETR/ EP0[0]	36	I/O	ST/OD	O
USB Interface(2)					
DP	-	68	A	-	-
DM	-	69	A	-	-
USBDET	EP6[4]/ PWMT1_BRK	72	I/O	ST/OD	OL
ADC Interface					
ADCIN[1]	RXD1/ CAN1_TX/ EP0[3]	55	I/O	ST/OD	IPU
ADCIN[2]	RXD6/ SCL2/ EP6[2]	4	I/O	ST/OD	IPU
ADCIN[2]	RXD5/ SCL1/ PWMT3_ETR/ SDH_WPRT/ EP4[7]	57	I/O	ST/OD	IPU
ADCIN[3]	EP5[7]/ PWMT2P2	41	I/O	ST/OD	IPU
ADCIN[4]	EP5[2]/ PWMT2P[0]	49	I/O	ST/OD	OL
ADCIN[5]	TXD1/ CAN1_RX/ EP0[2]	56	I/O	ST/OD	OH
ADCIN[6]	TXD5/ SDA1/ PWMT3_BRK// EP4[6]	58	I/O	ST/OD	OH
ADCIN[6]	TXD6/ SDA2/ EP6[1]	3	I/O	ST/OD	IPU
ADCIN[7]	EP1[5]	59	I/O	ST/OD	OH
ADCIN[9]	SD_I2S2/ ADC_IN[9]/ EP5[0]/ PWMT2P[1]	47	I/O	ST/OD	IPU
ADCIN[10]	EP5[5]/ PWMT2N[3]	45	I/O	ST/OD	IPU
ADCIN[11]	MCLK_I2S2/ EP5[4]	43	I/O	ST/OD	IPU
ADCIN[12]	MCLK_I2S1/ EP5[3]/ PWMT2N[0]	48	I/O	ST/OD	OL
ADCIN[13]	LRCK_I2S2/ EP5[1]/ PWMT2N[1]	46	I/O	ST/OD	IPU
ADCIN[14]	SD_I2S1/ EP5[6]/ PWMT2P[3]	44	I/O	ST/OD	OL
ADCIN[15]	SCLK_I2S2/ EP6[0]/ PWMT2N[2]	42	I/O	ST/OD	IPU
DAC Interface					
DAC_OUT	-	39	A	-	-
Misc. Interface					
WAKEUP	PWMT1_ETR/ EP6[3]	77	I/O	ST/OD	I PD
RESET#	-	71	I	-	IPU

© Levetop Semiconductor Co., Ltd.

引脚名称	复用信号	脚位 (QFN88)	管脚类型	输出方式	默认状态
RSTOUT	EP0[1]/ PWMT2_BRK	66	I/O	ST/OD	OL
Power					
VDD11	-	37	S	-	O
VDD11	-	10	S	-	O
VDD18_SDIO	-	88	S	-	O
VDD18_RAM	-	70	S	-	O
VBAT	-	52	S	-	I
VDD33_USB	-	67	S	-	O
AVDD33	-	40	S	-	I
VDD33	-	38	S	-	I

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

6.2 IO 口资源

表 6-2：LT779B IO 口资源数量表

芯片 / 基本功能	LT779B (QFN-88)
TFT 屏接口	RGB 888 接口 (28 *1)
最大分辨率	1024x600 (串口协议模式)
Flash	--
Internal SRAM	64KB
Internal Display RAM	16MB (PSRAM)
USB 2.0	V (2)
RTC	V (3)
串口通讯	V (2)
External QSPI Flash	V (6)
背光控制	V (1)
SWD 烧录口	V (2)
Power	V (7)

TP 类型 / 可用 IO 口	xTP *2	CTP *3	RTP *4
IO 口总数量	34	30	31
IO 口种类说明	GPIO, GINT, PWM, SCI, QSPI, ADCIN	GPIO, GINT, PWM, SCI, QSPI, ADCIN	GPIO, GINT, PWM, SCI, QSPI, ADCIN

提示：

(1)：占用引脚数量

(2)：xTP 表示不带 TP

(3)：GPIO 增加 8 个

(4)：RTP 需增加一 RTP 控制芯片 (如 TSC2046)

© Levetop Semiconductor Co., Ltd.

7. 内存与寄存器配置

7.1 简要说明

LT779B 的内建/外部内存、寄存器包括：

- 32K Bytes 内部 Boot ROM
- 64K Bytes 内部静态 SRAM
- 内建 16M Bytes PSRAM
- 最高 128M Bytes 的外部 QSPI Flash 闪存空间
- 各模块内部寄存器

7.2 地址配置图

表 7-1：存储器地址配置图

0xD000_0000 ~ 0xD0FF_FFFF	保留
0xA000_0000 ~ 0xAFFF_FFFF	保留
0x4800_0000 ~ 0x4800_07FF	OTP(2KB)
0x4000_0000 ~ 0x47FF_FFFF	Register
0x2001_0000 ~ 0x2001_7FFF	SRAM 2
0x2000_8000 ~ 0x2000_FFFF	SRAM 1
0x2000_0000 ~ 0x2000_7FFF	SRAM 0
0x1C00_0000 ~ 0x1EFF_FFFF	PSRAM
0x1400_0000 ~ 0x1BFF_FFFF	SPI Flash 3
0x1200_0000 ~ 0x13FF_FFFF	SPI Flash 2
0x1000_0000 ~ 0x11FF_FFFF	SPI Flash 1
0x0000_0000 ~ 0x0000_7FFF	ROM(32KB)

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

表 7-2：寄存器地址的配置图

配置地址	最大区块	Bus Line	硬件模块
0x4000_0000	4Kbyte	AHB_IPS1	IOCTL
0x4000_1000	4Kbyte		CCM
0x4000_2000	4Kbyte		RESET
0x4000_3000	4Kbyte		OTP
0x4000_4000	4Kbyte		CPM
0x4000_5000	4Kbyte		WDT
0x4000_6000	4Kbyte		TC_1
0x4000_7000	4Kbyte		PIT32_0
0x4000_8000	4Kbyte		PIT32_1
0x4000_9000	4Kbyte		保留
0x4000_A000	4Kbyte		TC2
0x4000_B000	4Kbyte		TC3
0x4000_C000	4Kbyte		CAN1
0x4000_D000	4Kbyte		CAN2
0x4000_E000	4Kbyte		保留
0x4000_F000	4Kbyte		保留
0x4001_0000	4Kbyte		SPI_1
0x4001_1000	4Kbyte		SPI_2
0x4001_2000	4Kbyte		SPI_3
0x4001_3000	4Kbyte		SCI_1
0x4001_4000	4Kbyte		SCI_2
0x4001_5000	4Kbyte		保留
0x4001_6000	4Kbyte		保留
0x4001_7000	4Kbyte		I2C_1
0x4001_8000	4Kbyte		保留
0x4001_9000	4Kbyte		EPORT_0
0x4001_A000	4Kbyte		EPORT_1
0x4001_B000	4Kbyte		I2C_2
0x4001_C000	4Kbyte		保留
0x4001_D000	4Kbyte		SCI_3
0x4001_E000	4Kbyte		SCI_4
0x4001_F000	4Kbyte		保留
0x4002_0000	4Kbyte		ADC
0x4002_1000	4Kbyte		DAC
0x4002_2000	4Kbyte		EPORT_8
0x4002_3000	4Kbyte		EPORT_9
0x4002_4000	4Kbyte		EPORT_2

© Levetop Semiconductor Co., Ltd.

配置地址	最大区块	Bus Line	硬件模块
0x4002_5000	4Kbyte		EPORT_3
0x4002_6000	4Kbyte		EPORT_4
0x4002_7000	4Kbyte		EPORT_5
0x4002_8000	4Kbyte		EPORT_6
0x4002_9000	4Kbyte		EPORT_7
0x4002_A000	4Kbyte		保留
0x4002_B000	4Kbyte		SCI_5
0x4002_C000	4Kbyte		SCI_6
0x4002_D000	4Kbyte		PWMT_1
0x4002_E000	4Kbyte		PWMT_2
0x4002_F000	4Kbyte		PWMT_3
0x4003_0000	4Kbyte		保留
0x4003_1000	4Kbyte		保留
0x4003_2000	4Kbyte		TRNG
0x4003_3000	4Kbyte		SEC_DET
0x4003_4000	4Kbyte		保留
0x4003_5000	4Kbyte		PMU_RTC
0x4004_0000	4Kbyte	AHB1	保留
0x4004_1000	4Kbyte		AES
0x4004_2000	4Kbyte		SM4
0x4004_3000	4Kbyte		保留
0x4004_4000	4Kbyte	AHB2	CRC_0
0x4004_5000	4Kbyte		CRC_1
0x4004_6000	4Kbyte		DMAC_1
0x4004_7000	4Kbyte		DMAC_2
0x4004_9000	4Kbyte		保留
0x4004_B000	4Kbyte		保留
0x4004_C000	4Kbyte	AHB3	USBC
0x4004_D000	4Kbyte		保留
0x4004_E000	4Kbyte		保留
0x4004_F000	4Kbyte		保留
0x4005_0000	4Kbyte	AHB_APB	保留
0x4005_1000	4Kbyte		I-CACHE
0x4005_2000	4Kbyte		保留
0x4005_3000	4Kbyte		保留
0x4005_4000	4Kbyte		保留
0x4005_5000	4Kbyte		D-CACHE
0x4005_6000	4Kbyte		I2S_1
0x4005_7000	4Kbyte		I2S_2

© Levetop Semiconductor Co., Ltd.

配置地址	最大区块	Bus Line	硬件模块
0x4005_8000	4Kbyte		保留
0x4005_9000	4Kbyte		保留
0x4005_A000	4Kbyte		保留
0x4005_B000	4Kbyte		保留
0x4005_C000	4Kbyte		保留
0x4005_D000	4Kbyte		保留
0x4005_E000	4Kbyte		保留
0x4005_F000	4Kbyte		保留
0x4008_0000	4Kbyte	AHB_APB2	DMA2D
0x4009_0000	4Kbyte		JPEG
0x400A_0000	4Kbyte		AXI_MATRIX
0x400B_0000	4Kbyte		LCDC
0x400C_0000	4Kbyte		AXI_MATRIX_2
0x400D_0000	4Kbyte		JPEG_RAM
0x5000_0000	4Kbyte	AHB4	SD_EMMC_HOST
0xC000_0000	4Kbyte	AXI	PSRAM
0xC100_0000	4Kbyte		SSI_4
0xC200_0000	4Kbyte		SSI_5
0xC300_0000	4Kbyte		SSI_6

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

8. 电气特性

8.1 极限参数

表 8-1：电气极限参数表

符号	参数描述	参数范围	单位
V_{DD33}	电源电压	-0.5 ~ 4.6	V
V_{IN}	逻辑输入电压	-0.5 ~ VDD33+0.5	V
V_{OUT}	逻辑输出电压	-0.5 ~ VDD33+0.5	V
P_D	最大功耗	≦300	mW
T_{OPR}	工作温度范围	-40 ~ 85	℃
T_{JT}	工作结温范围	-40 ~ 105	℃
T_{ST}	储存温度范围	-55 ~ 125	℃
T_{SOL}	最高焊接温度	260	℃

提示：最大极限值是指超出该工作范围时，芯片有可能损坏。推荐工作范围是指在该范围内，器件功能正常，但并不完全保证满足个别性能指针。电气参数定义了器件在工作范围内并且在保证特定性能指针的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数，本规范不予保证其精度，但其典型值合理反映了器件性能。

8.2 DC 电气参数

表 8-2：IO 电气参数表(3.3V)

项目	符号	最小值	典型值	最大值	单位
工作电压	VDD33	2.97	3.3	3.63	V
输入高电位	V_{IH}	2.0	--	VDD33	V
输入低电位	V_{IL}	0	--	0.8	V
输出高电位	V_{OH}	2.4	--	VDD33	V
输出低电位	V_{OL}	0	--	0.4	V
输入漏电流	I_{IN}	--	--	1	uA
上拉电阻	RPU	9	--	19.4	KΩ
下拉电阻	RPD	6.7	--	16	KΩ

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

表 8-3：电源电压特性

项目	符号	最小值	典型值	最大值	单位
芯片供电电压输入	VDD33	2.97	3.3	3.63	V
IO 电压输出	VDD33	2.97	3.3	3.63	V
ADC 电压输入	AVDD_ADC	2.97	3.3	3.63	V
DCA 电压输入	AVDD_DAC	2.97	3.3	3.63	V
核心电压输出	VDD	0.81	1.1	1.21	V
PSRAM IO 电压输出	VDD18	1.62	1.8	1.92	V
SD HOST IO 电压输出	VDD_SDIO	1.62	1.8	1.92	V
USBPHY 供电电压输入	VCCA	2.97	3.3	3.63	V

表 8-4：电源电流特性

项目	符号	最小值	典型值	最大值	单位
低耗模式电流	I_{LP}	--	1000	--	uA
休眠模式电流	I_{HIBER}	--	2	--	uA
运行模式电流	I_{RUN}	--	500	--	mA

提示：电流测试条件均为常温 25 摄氏度。运行模式电流测试时，CPU@500MHz，实际功耗与芯片运行的功能和配置相关。

表 8-5：芯片时间特性

项目	符号	最小值	典型值	最大值	单位
上电复位时间	T_{POR}	--	800	--	us
低耗模式唤醒时间	T_{LP}	--	66	--	us
休眠模式唤醒时间	T_{HIBER}	--	660	--	us

提示：上电复位时间的测量从芯片供电电压 VDD33 达到 POR 复位释放点开始，到应用程序代码读取第一条指令为止。唤醒时间的测量从触发唤醒事件开始，到应用程序代码读取第一条指令为止。

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

8.3 ESD 保护规格

表 8-6：ESD 保护规格

ESD 项目	符号	最大值	单位	参考标准
Human Body Model	HBM	2,000	V	ANSI/ESDA/JEDEC JS-001-2014
Charged Device Model	CDM	1000	V	JEDEC EIA/JESD22-C101F
Latch Up	LU	200	mA	JEDEC STANDARD NO.78D NOVEMBER 2011

提示：在进行人工焊接时建议人员与设备要做防静电处理，如适当的温湿度环境、焊接设备接地、防静电工作台、及焊接人员戴防静电手腕带等等。

Levetop Semiconductor

© Levetop Semiconductor Co., Ltd.

9. 封装信息

9.1 LT779B (QFN-88pin)

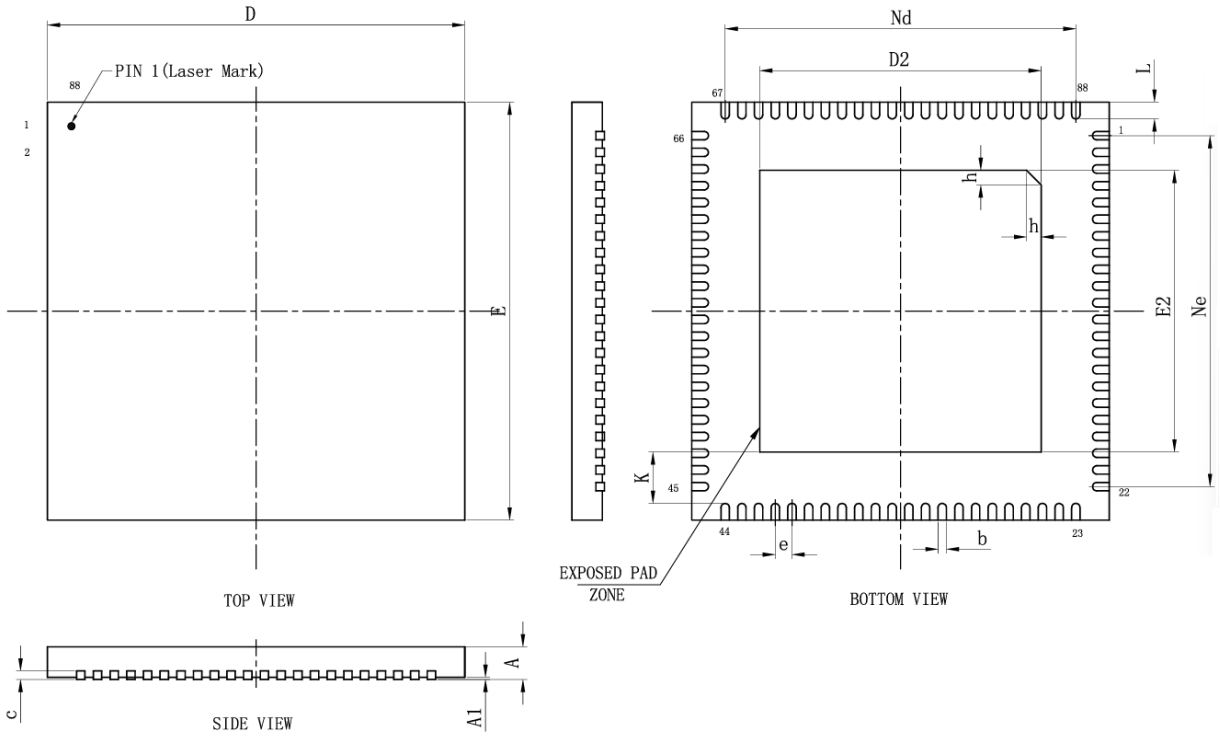

图 9-1：QFN-88Pin 外观尺寸图

表 9-1：QFN-88Pin 尺寸参数

Symbol	Millimeter			Symbol	Millimeter		
	Min.	Nom.	Max		Min.	Nom.	Max
A	0.80	0.85	0.90	E	9.90	10.00	10.10
A1	0	0.02	0.05	E2	6.64	6.74	6.84
b	0.15	0.20	0.25	Ne	8.40REF		
c	0.18	0.20	0.25	L	0.30	0.40	0.50
D	9.90	10.00	10.10	K	0.20	--	--
D2	6.64	6.74	6.84	h	0.30	0.35	0.40
e	0.40BSC			LF 载体尺寸 (mil)	300x300		
Nd	8.40REF						

© Levetop Semiconductor Co., Ltd.

9.2 LT779B PCB 板布局建议

LT779B 采用 QFN 封装，芯片背部为接地 (GND) 的散热焊盘，为了达到更好的散热与降低焊接风险，在 PCB Layout 时建议把 LT779B 底部焊盘的 PCB 铜箔面分割为四个或是多个小的焊接面（方形或是圆形），并且各焊接面之间的间隔设置在~0.8mm，避免 PCB 使用相同甚至大于 LT779B 焊盘大小的完整焊接面而造成焊接不全，或是在焊接冷却后 PCB 与芯片焊盘拉扯导致芯片变形及接触不良。正确的 PCB 焊盘布局如下图 2 个 LT779B 范例，中间浅黄色区是 LT779B 底部的接地焊盘，灰色区是 PCB 接地小焊盘（焊接面），每个焊盘过孔接地 1~2 个既可。

提示： 其他 PCB 板布局注意事项请务必参考乐升半导体官网的“LT779B_PCB_EMI_CH_Vxx.pdf”文件说明。

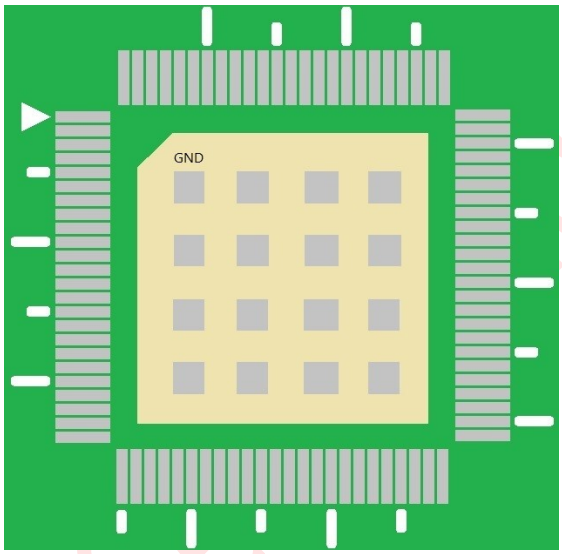

图 9-2：LT779B 底部焊盘 PCB 的设计建议-1

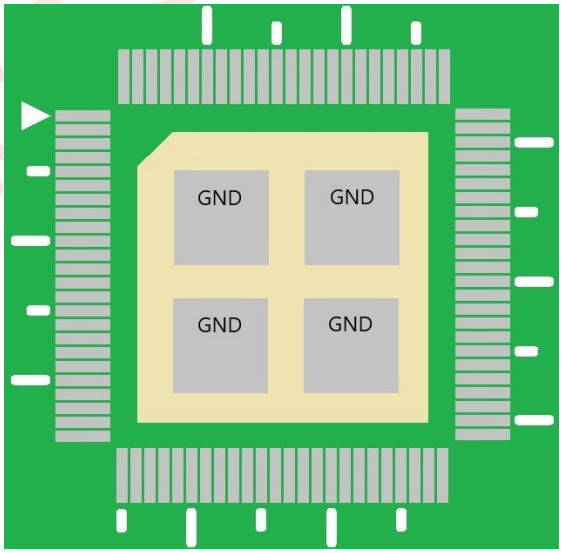

图 9-3：LT779B 底部焊盘 PCB 的设计建议-2

© Levetop Semiconductor Co., Ltd.

10. 原理图

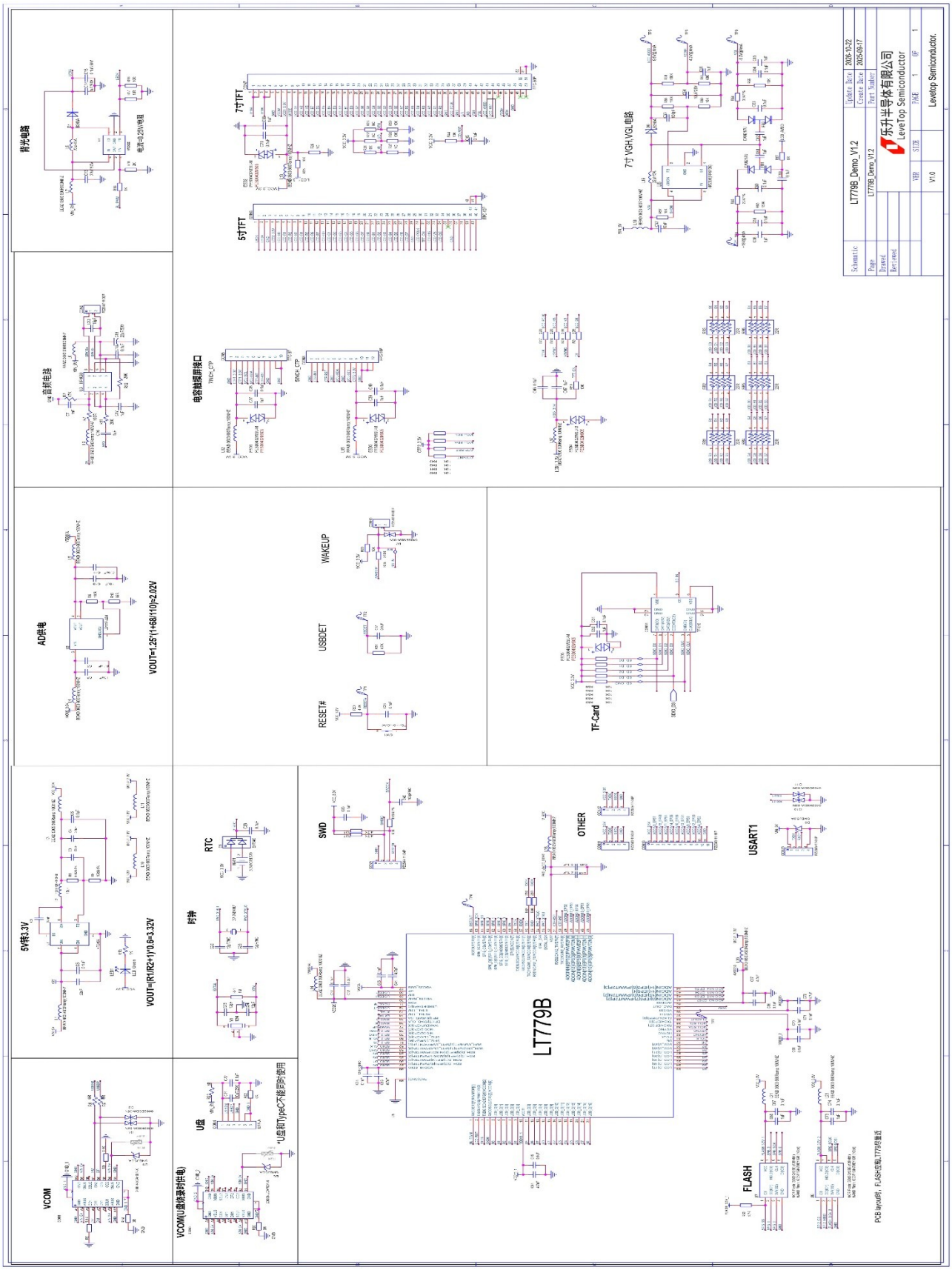

图 10-1：LT779B 参考原理图

© Levetop Semiconductor Co., Ltd.